

キャビティ放熱ビルドアップ基板

キャビティ構造メタル放熱基板

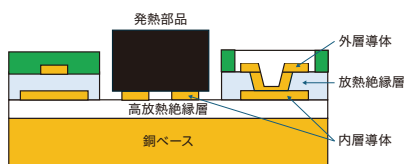
配線設計自由度

高放熱

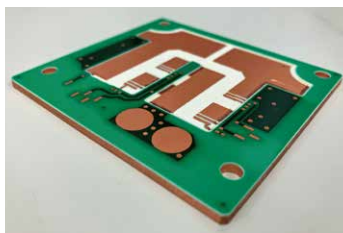
小型・高密度

低インダクタンス

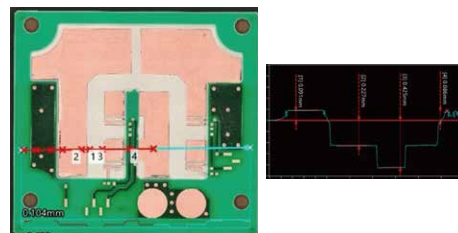
基板構造



基板実施例



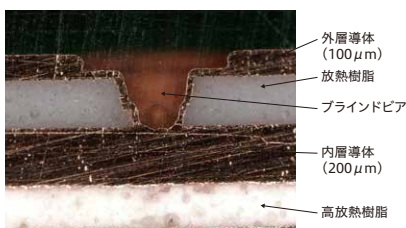
キャビティ形状



仕様例

	厚み	備考
メタルベース	2.0mm	C1020
高放熱絶縁層	0.15mm	熱伝導率 ($\lambda=16\text{ W/mk}$)
内層導体	0.21mm	銅箔
内層放熱絶縁層	0.25mm	熱伝導率 ($\lambda=5\text{ W/mk}$)
外層導体	0.1mm	銅箔+銅めっき
ソルダーレジスト	0.05mm	-
ブラインドビア径	$\Phi 0.3\text{mm}$	-

ブラインドビア



耐電圧

①ベース銅-内層導体間	AC5KV以上
②内層導体-外層導体間	AC5KV以上

信頼性試験結果

熱衝撃試験

-55°C⇔150°C 各30分 2000サイクル
抵抗値変化無し (0.4mΩ/ビア)

マイグレーション試験

Line/Space=0.2mm/0.2mm
85°C、85%RH、DC100V、1000時間
絶縁抵抗値 1.0E+10Ω以上

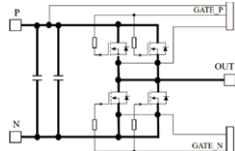
評価

基板部品実装



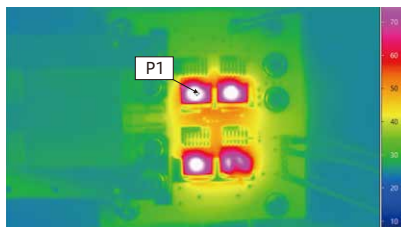
多層基板とキャビティ構造により
内層にSMT FETを実装
ゲート信号を表層で取り回し

2in1ブリッジ回路
SiC-MOSFET 2並列
SCT4018KW7
(ROHM)



放熱特性評価

上下ONで100A通電
ウォータージャケットで基板下面冷却
サーモカメラ画像



熱抵抗の試算

1素子あたりの電力損失 [W]	P_D	73.4
温度上昇 [K]	ΔT	60
上面-冷媒間熱抵抗 [W/K]	$R_{th (total)}$	0.82
デバイス下部-冷媒間熱抵抗	$R_{th (c-c)}$	0.43

多層基板でありながら、単層メタルベース基板と
同等の優れた放熱性能を実現

ゲート信号波形評価

ダブルパルス試験
電圧 700V 電流 140A

